

⑫ 公開特許公報 (A)

昭63-79133

⑤Int.Cl.

G 06 F 9/06
12/14

識別記号

330
320

府内整理番号

A-7361-5B
B-7737-5B

④公開 昭和63年(1988)4月9日

審査請求 未請求 発明の数 1 (全3頁)

⑧発明の名称 プログラムの不正使用防止方式

⑨特願 昭61-223510

⑩出願 昭61(1986)9月24日

⑪発明者 内海 和彦 愛知県尾張旭市晴丘町池上1番地 株式会社日立製作所旭工場内

⑪発明者 山崎 晃 愛知県尾張旭市晴丘町池上1番地 株式会社日立製作所旭工場内

⑫出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑬代理人 弁理士 小川 勝男 外1名

明細書

1. 発明の名称

プログラムの不正使用防止方式

2. 特許請求の範囲

1. 外部記憶装置と該外部記憶装置に対して読み出し、書き込み制御を行う外部記憶装置制御部と、中央処理制御部とを有する処理装置において、該処理装置の持つ固有番号をキーとして外部記憶装置のデータ配列を変換する情報配列変換制御部を設け、該外部記憶装置に対して情報配列を変換してプログラムの読み出し、書き込みを行うことを特徴とするプログラムの不正使用防止方式。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は外部記憶装置のアクセス方式に係り、特にプログラムの不正使用防止方式に関する。

〔従来の技術〕

従来、プログラムを変換する方法としては、DES (Data Encryption Standard) 方式が一般

に広く使用されているが、この方式は機密保持を目的としているため、その方式も複雑であり、実施にあたっては高価であるため実用には不適切であった。

なお、この種の装置として関連するものとして、例えば特開昭51-108702号がある。

〔発明が解決しようとする問題点〕

本発明は、前記の装置の複雑、高価化の不適切な点を除去し、外部記憶装置の媒体に記憶されたプログラムをハードコピーされても、他の装置で使用できないという効果を有するプログラムの不正使用防止方式を安価に提供することにある。

〔問題点を解決するための手段〕

上記目的は、データの配列を装置固有の番号をキーとしてデータを表現する要素の配列のみを変換し、各要素の配列による特異性について新たな要素を生み出さめことにより、達成される。

〔作用〕

本制御方式によれば、媒体に記憶されたプログラムをハードコピーされても、他の装置で使用で

きないという効果を有し、プログラムの不正防止を未然に防止することができる。

[実施例]

以下、本発明の一実施例を図面を用いて説明する。

第1図は、処理装置のブロック図である。

処理装置1は、外部記憶装置4、外部記憶装置制御部3、および中央処理制御部2を有し、中央処理制御部2からの外部記憶装置4に対する同時書き込み、読み出しを行うための複数データ線7は外部記憶装置制御部3内の情報配列変換制御部5および、データ線制御部6を介して外部記憶装置4に接続されている。

第2図は、情報配列変換制御部5内の一回路例を示すブロック図である。

ここでは、外部記憶装置4のデータ線は、 $2^0 \sim 2^7$ の8ビットで構成され、かつ情報配列変換制御部は、データ線の 2^0 と 2^1 、 2^1 と 2^2 、 2^2 と 2^3 、 2^3 と 2^4 とをそれぞれ互いに入換える制御を行う例を示す。

のデータ配列変換の例を示したが、データ線が $2^0 \sim 2^{n-1}$ のn本の場合にも同様に拡張することができ、また、固有番号を示すスイッチを配列変換回路毎に設けスイッチのON/OFF設定を任意にすることにより任意の情報配列変換ができるることは明らかである。

[発明の効果]

本発明によれば、処理装置の固有番号を示すスイッチの設定により、外部記憶装置をアクセスするデータ線の情報配列を任意に変換して外部記憶装置をアクセスするため、本装置によって書き込まれたプログラムを他の装置で入力しても、正常に読み出すことができず、比較的安価にプログラムの不正使用を防止する効果がある。

4. 図面の簡単な説明

第1図は、本発明の一実施例プログラムの不正使用防止を実現するための処理装置のブロック図。

第2図は、本発明の情報配列変換制御の回路構成図である。

1…処理装置、2…中央処理装置、3…外部記

情報配列変換装置の変換回路は、処理装置1の持つ固有番号を示すスイッチを有し、このスイッチの設定によりデータ線の 2^0 と 2^1 とを入換えるか否かの制御を行う回路を構成している。ここではスイッチONで入換える制御を行う。

以下同様に変換回路12、13、14は、それぞれデータ線の 2^1 と 2^2 、 2^2 と 2^3 、 2^3 と 2^4 とを入換える制御を行う回路を構成している。

次に外部記憶装置4のアクセス時の動作を説明する。

中央処理制御部2からの外部記憶装置4に対するデータは、情報配列変換制御部5内で処理装置の固有番号を示すスイッチの設定により、データ線7の 2^0 と 2^1 、 2^1 と 2^2 、 2^2 と 2^3 、 2^3 と 2^4 とをそれぞれ互いに入換えるか否かの制御が行われ、配列変換されたのちデータ線制御6を介して外部記憶装置4をアクセスしプログラムを読み出し、書き込み制御が行われる。

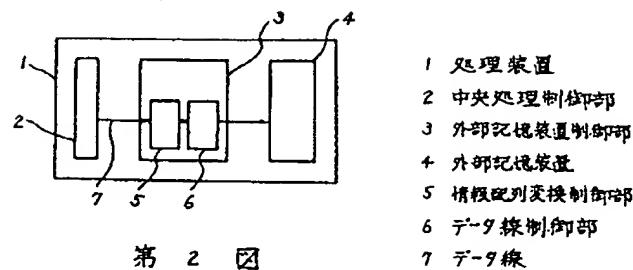
上記では、データ線が $2^0 \sim 2^7$ の8本の場合を示し、 2^0 と 2^1 、 2^1 と 2^2 、 2^2 と 2^3 、 2^3 と 2^4

のデータ配列変換の例を示したが、データ線が $2^0 \sim 2^{n-1}$ のn本の場合にも同様に拡張することができ、また、固有番号を示すスイッチを配列変換回路毎に設けスイッチのON/OFF設定を任意にすることにより任意の情報配列変換ができるることは明らかである。

1…処理装置制御部、4…外部記憶装置、5…情報配列変換制御部、6…データ線制御部、7…データ線、11～14…変換回路。

代理人弁理士 小川勝男

第1図



第2図

